

電気通信大学 平成20年度シラバス

授業科目名	集積回路基礎論		
英文授業科目名	Fundamentals of VLSI Process Technology		
開講年度	2008年度	開講年次	
開講学期	前学期	開講コース・課程	博士前期課程
授業の方法	講義	単位数	2
科目区分	電気通信学研究科-電子工学専攻-基礎科目		
開講学科・専攻	電子工学専攻		
担当教官名	野崎 眞次		
居室	西3-506		

公開E-Mail	授業関連Webページ
nozaki@ee.uec.ac.jp	

【主題および達成目標】
<p>主題：わが国および米国のシリコン集積回路技術の発展歴史をNHKで放送された「電子立国日本」の番組をビデオで見た後、シリコン高集積回路 (VLSI)の作製プロセス技術を講義する。また、現状のシリコン高集積回路プロセス技術の問題点およびその解決策について構築し、世界的な研究開発動向を示す国際ロードマップを紹介する。</p> <p>達成目標：半導体デバイス、高集積回路作製に必要な基礎知識を身につけ、集積回路設計、プロセスインテグレーションに必要な応用力を養う。</p>

【前もって履修しておくべき科目】
特になし

【前もって履修しておくことが望ましい科目】
半導体工学、電子デバイス

【教科書等】
<p>特になし。講義用プリントの配布</p> <p>【参考書】 Richard C. Jaeger, Introduction to Microelectronic Fabrication, Addison-Wesley Modular Series on Solid State Devices</p>

【参考書】 Introduction to Microelectronic Fabrication by R. C. Jaeger

Silicon VLSI Technology by J. D. Plummer, M. D. Deal and P. B. Griffin

【授業内容とその進め方】

第1回：イントロダクションとしてシリコンVLSIプロセス技術概要を学ぶ。

第2回：「電子立国日本の自叙伝」のビデオを鑑賞しシリコンバレーの誕生、発展を理解し、日本の半導体技術の発展の歴史を学ぶ。

第3回：ビジネスとしてのシリコンVLSIテクノロジーについて学ぶ。歩留まりと欠陥密度の関係、チップの値段の設定について練習問題を通して理解する。

第4回：パターン形成としてリソグラフィ、エッチングについての基礎知識を学ぶ。リソグラフィでは、従来及び最先端技術を学び、パターン形成では、オーバーエッチ、選択比を使ったエッチング時間の計算を行う。また、最近のドライエッチング技術についても理解する。

第5回：シリコンの熱酸化モデルとして一般的なDeal-Groveモデルを理解し、それを使った酸化時間の計算を行う。

第6回：中間試験（第5回までの講義内容の筆記試験。電卓、筆記用具のみ持ち込み可。必要な式は与えられる。）

第7回：中間試験の解答および説明

第8回：不純物の拡散モデルを理解し、集積回路で所定の抵抗値を得るための拡散時間を算出する。

第9回：イオン注入についての基礎知識を学び、集積回路プロセスでのイオン注入条件の設定法を練習問題を通じて理解する。

第10回：薄膜の堆積技術（真空蒸着、スパッタ、CVD）について学び、それらの利点、欠点について理解する。

第11回：集積回路作製のプロセスインテグレーションについて理解し、フロントエンド、ミッドセクション、バックエンドの各ステップでの重要事項を学ぶ。

第12、13回：シリコン技術の限界について論文を読み、問題とその対策を理解する。またシリコンVLSIプロセス、デバイス、集積度に関する目標とそれを達成するための世界的研究開発動向を示す国際ロードマップを理解する。ここで理解した内容についてレポートを作成する

第14回：期末試験（中間試験以降の講義内容の筆記試験。電卓、筆記用具のみ持ち込み可。必要な式は与えられる。）

電気通信大学 平成20年度シラバス

【成績評価方法及び評価基準(最低達成基準を含む)】

(a)成績評価

中間(40%)、期末試験(40%)及びビデオに関するレポート(20%)。ただし、期末試験の30点分は、読んだ論文、国際ロードマップについてのレポート。

総合点60点以上合格。

(b)評価基準

総合点60点以上ならば以下の到達レベルに達している。

1. CMOS集積回路作製に必要なプロセスの流れをフロントエンドからバックエンドまで理解する。
2. デバイスや集積回路作製に必要なプロセスを決め、マスクの設計ができる。
3. エッチング、酸化、イオン注入、拡散などのプロセスパラメータを計算によって決めることができる。
4. 現在のシリコンテクノロジー（集積回路プロセスを含む）の問題を把握し、その対策を理解する。

【オフィスアワー：授業相談】

前もって、メール等で連絡。

【学生へのメッセージ】

米国インテルでのVLSIプロセス研究開発の経験をふまえ、VLSIをシリコン基板を使って、どのように作製していくかを理解したうえで、半導体、半導体関連材料のかかえる問題点に興味をもってもらいたい。さらに、半導体産業が世界中で経済の主流となっていることを実感することを望む。

【その他】